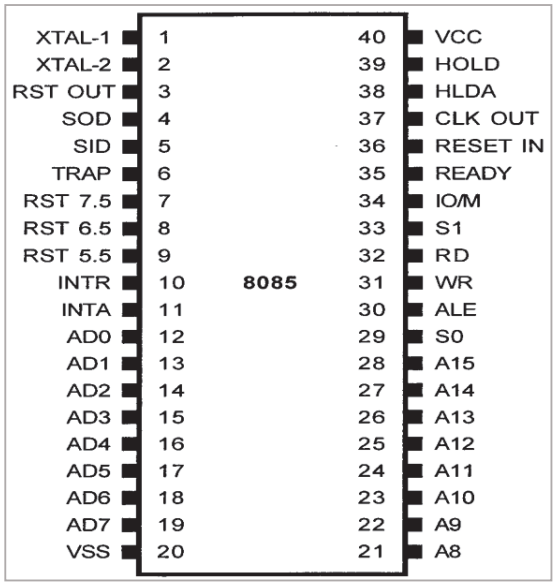
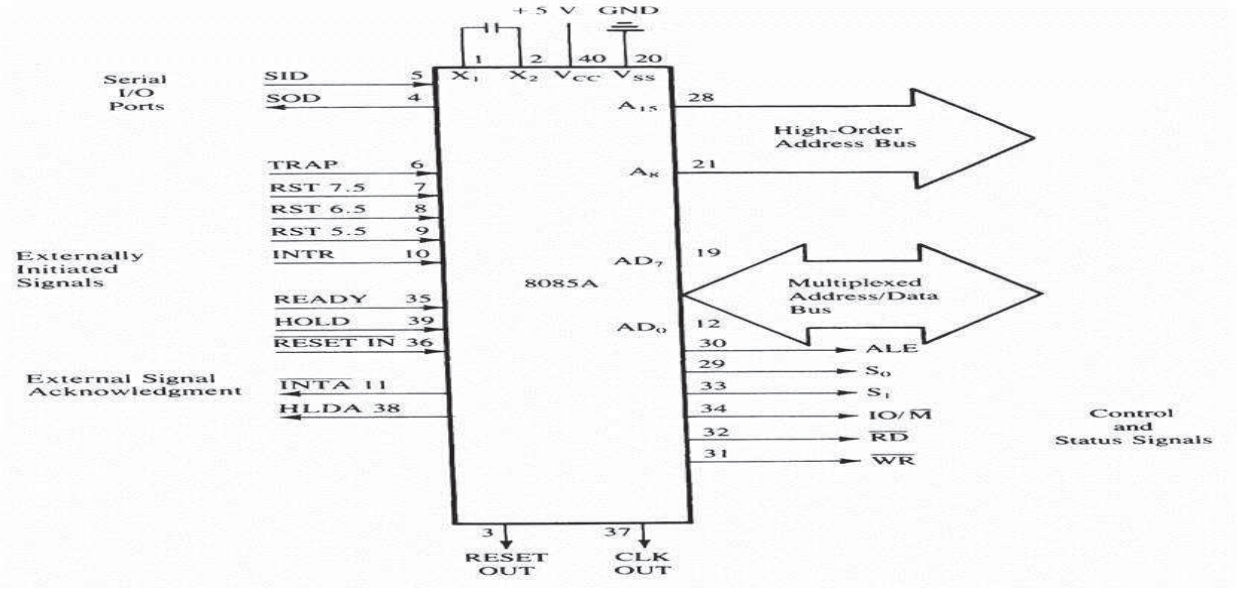
معهد أعداد المدربين التقنيين

قسم التقنيات الالكترونية ـ المرحلة الثانية

(المحاظرة الرابعة)

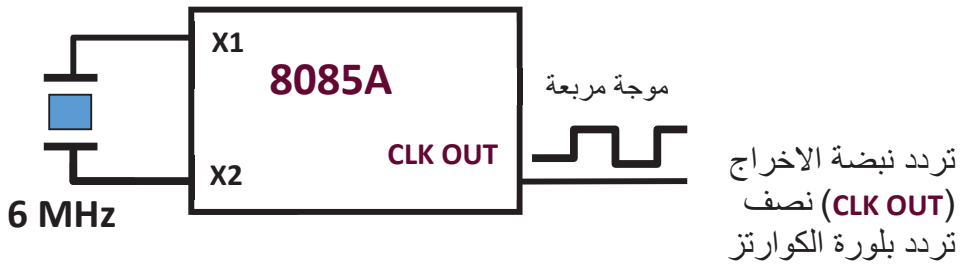
(اطراف المعالج الدقيق 8085)





الطرفان 1 و 2 (X1 و X2) للأدخال :

توصيلان لبلورة Crystal (او دائرة مقاومة ومتسعة RC او دائرة ملف ومتسعة LC) ، والتردد يقسم داخل الرقاقة على اثنين ، وذلك للعمل بتردد 3MHz يجب ان يكون للبلورة تردد 6MHz .



الطرف 3 (RESET OUT اخراج تصفير) للأخراج:

تبين اشارة هذا الطرف بأن وحدة المعالجة المركزية في حالة تصفير ، ويمكن استعمالها كأشارة تصفير لأجهزة اخرى ، كما ان هذه الاشارة متزامنة مع نبضات الساعة للمعالج.

الطرف 4 (Serial output Data-SOD اخراج معلومات توالي) للأخراج :

يكون جهد هذا الطرف 0 أو 1 اعتماداً على الايعاز SIM.

الطرف 5 (Serial input Data – SID ادخال معلومات توالي) للأدخال :

يسيطر الايعاز RIM على هذا الطرف حيث تنتقل البيانات من هذا الخط الى الموضع الثامن (D7) للمركم عند تنفيذ الايعاز المذكور .

طرف 6 (TRAP مقاطعة فورية) للأدخال :

وهي اعادة البدء بالمقاطعة لا يمكن منعها ، ويتم تقبلها مثل المقاطعة INTR ولا يمنعها أي قناع للمقاطعة أو سماح للمقاطعة ، ولها أعلى أولوية بالنسبة لأي مقاطعة أخرى.

الاطراف 7, 8, 9 (RST5.5, RST6.5 RST7.5اعادة البدء بالمقاطعة) للادخال :

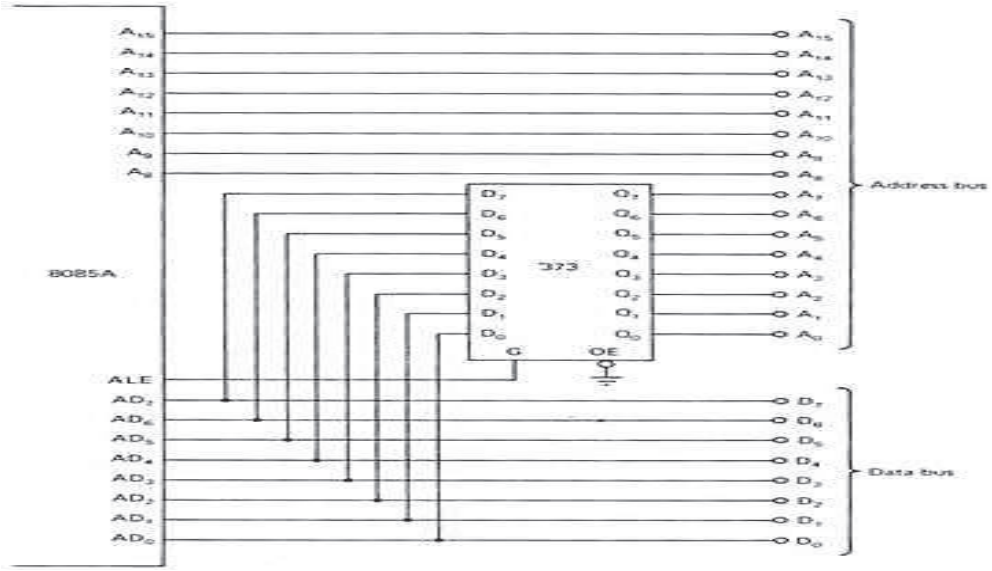
وهذه الاطراف الثلاثة لأعادة البدء بالمقاطعة Restart Interrupt لها نفس التوقيت كأشارة المقاطعة INTR غير انها تسبب التوليد الآلي لايعاز أعادة البدء بالمقاطعة داخليا ويكون ترتيب الاولويات لهذه المقاطعات كما يأتي :

- RST7.6 ذات الاولوية الاعلى
- RST6.5
- RST5.5 ذات الاولوية الاقل
- وهذه المقاطعات لها اولوية اعلى من المقاطعة INTR .

الاطراف 12-19 تستخدم في البداية كناقلة عنوان ذات المرتبة الادنى AD7-AD0 وفي الدورة الثانية كناقلة بيانات باستخدام طريقة تعرف ب bus multiplexing و باستخدام الطرف ALE وتكون هذه الاطراف ثنائية الاتجاه.

الاطراف21-28 تمثل ناقلة العنوان ذات المرتبة الاعلى A15-A8 وتكون احادية الاتجاه.

ALE used to demultiplex address/data bus



مجموعة من الاطراف (RD, WR, IO/M, S0, S1, ALE) مهمتها اخراج اشارات وهي :

- اشارتا التحكم (write) WR , (read) RD .
- ثلاث اشارات للحالة لتشخيص طبيعة العملية (IO/M, S1 and S0)
- اشارة ماسك العنوان ALE (Address Latch Enable) signal).

8085 Machine Cycle Status and Control Signals

Machine Cycle	Status IO/$\overline{M}$	S_1	S_0	Control Signals
Opcode Fetch	0	1	1	$\overline{RD} = 0$
Memory Read	0	1	0	$\overline{RD} = 0$
Memory Write	0	0	1	$\overline{WR} = 0$
I/O Read	1	1	0	$\overline{RD} = 0$
I/O Write	1	0	1	$\overline{WR} = 0$
Interrupt Acknowledge	1	1	1	$\overline{INTA} = 0$
Halt	Z	0	0	$\overline{RD}$, $\overline{WR}$ = Z and $\overline{INTA}$ = 1
Hold	Z	X	X	
Reset	Z	X	X	

NOTE: Z = Tri-state (high impedance)
X = Unspecified

اشارة التصفيرRESET signal

أشارتي التصفير وعملهما كالأتي:

- **أشارة (RESET IN) وهي أشارة أدخال تستخدم لتصفير عداد البرنامج (PC=0000H) وبالتالي تصفير المعالج الدقيق.**
- **أشارة (RESET OUT) وهي أشارة أخراج تستخدم للدلالة على أن المعالج الدقيق قد تم تصفيره ومن الممكن أستخدامها بتصفير الأجهزة المرتبطة بالمعالج الدقيق.**